

ca-3. コンピュータの構成, アドレスバス, データバス

(コンピュータ・アーキテクチャ演習)

URL: <https://www.kkaneko.jp/cc/ca/index.html>

金子邦彦



アウトライン



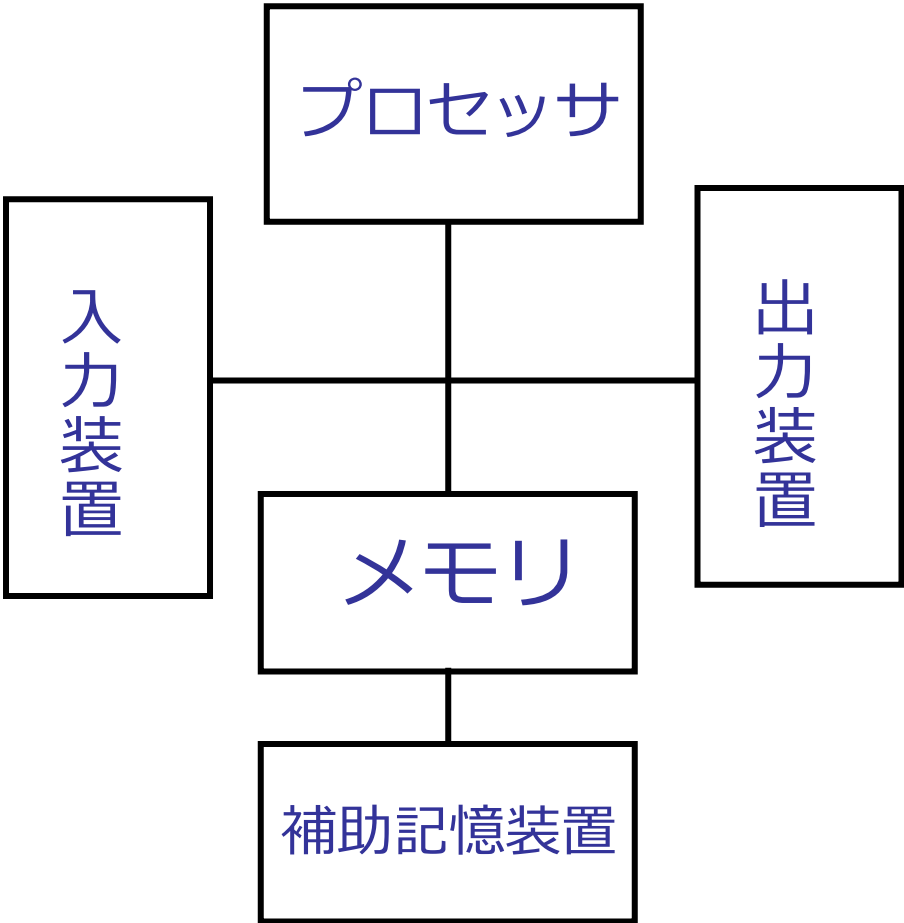
3-1 コンピュータの構成

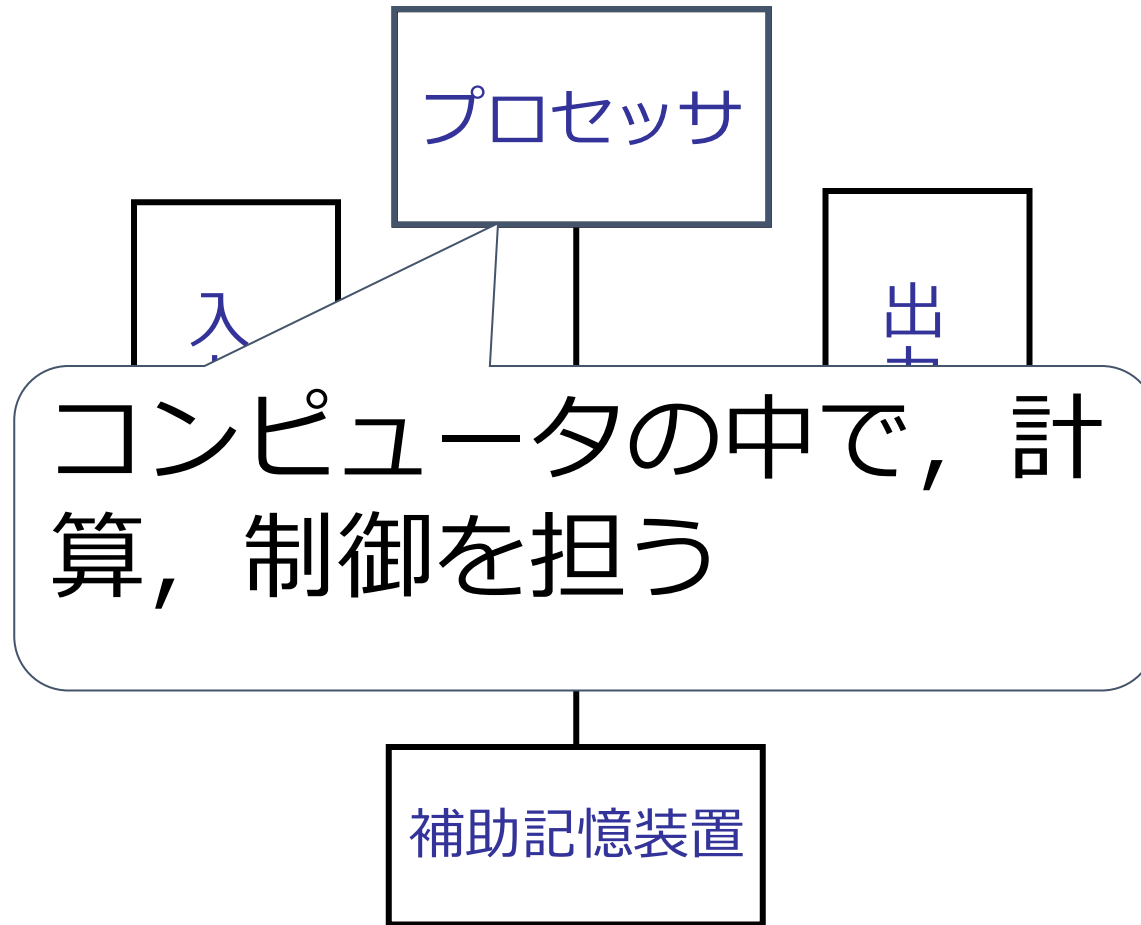
3-2 メモリの仕組み

3-3 アドレスバス, データバス

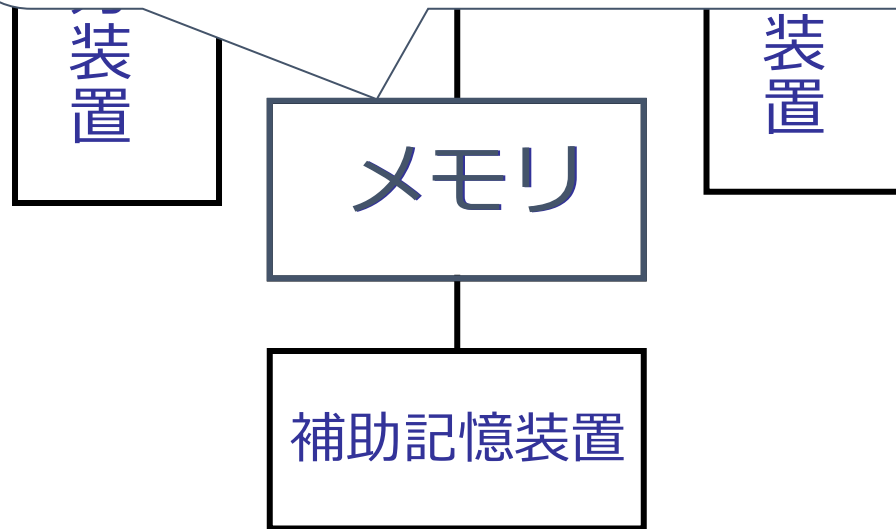
3-1 コンピュータの構成

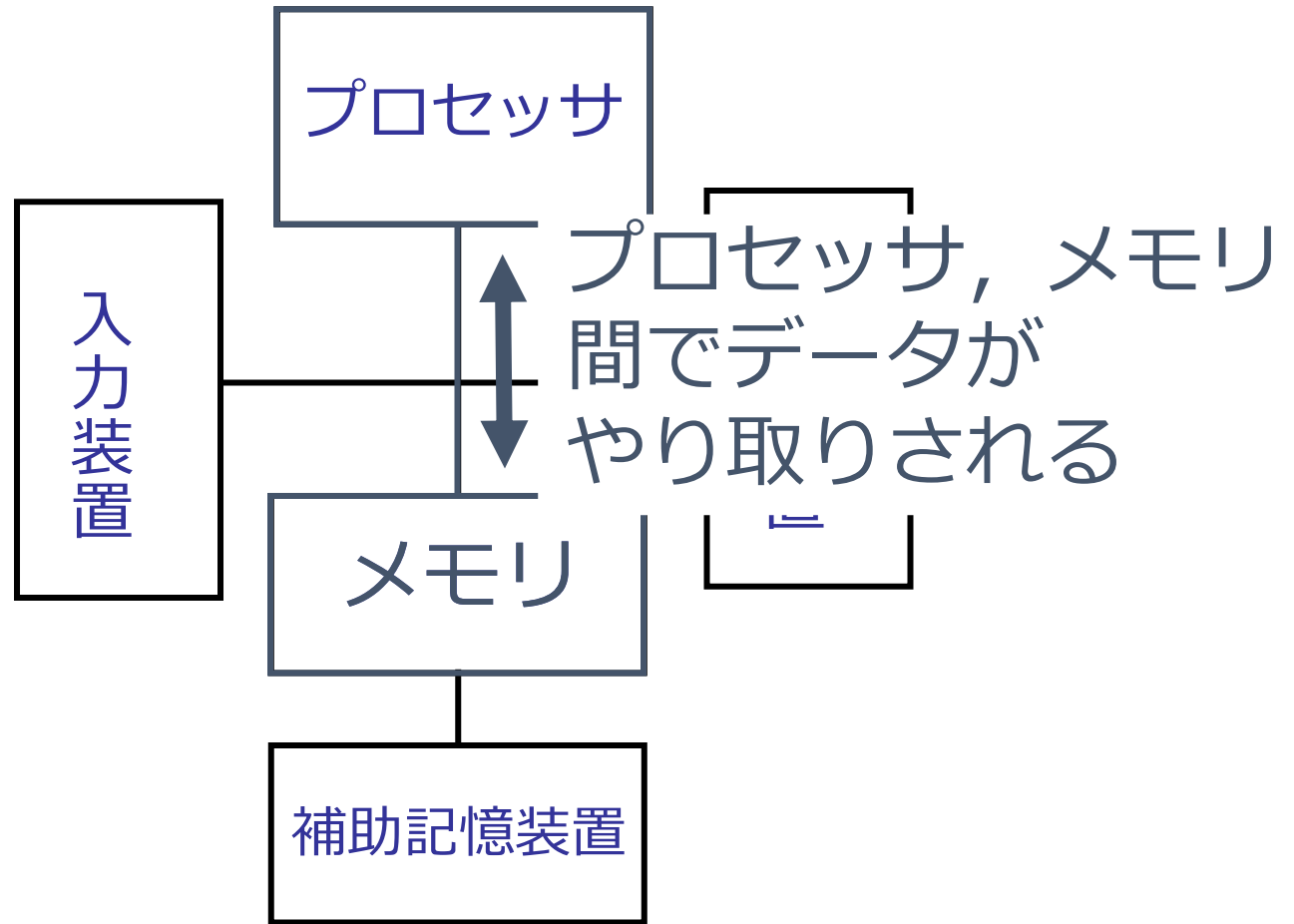
コンピュータのハードウェア構成

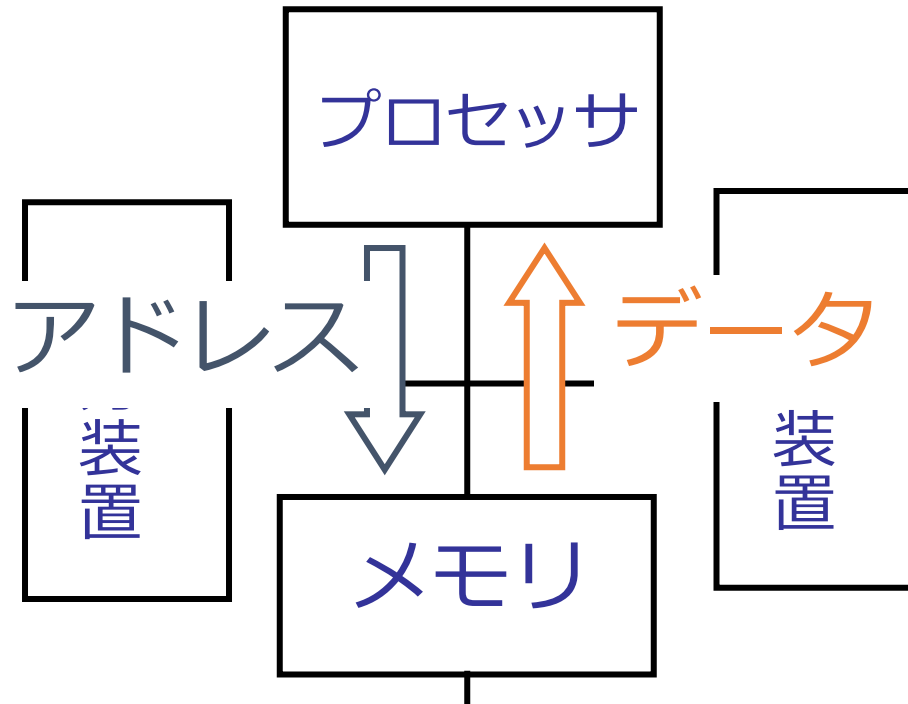




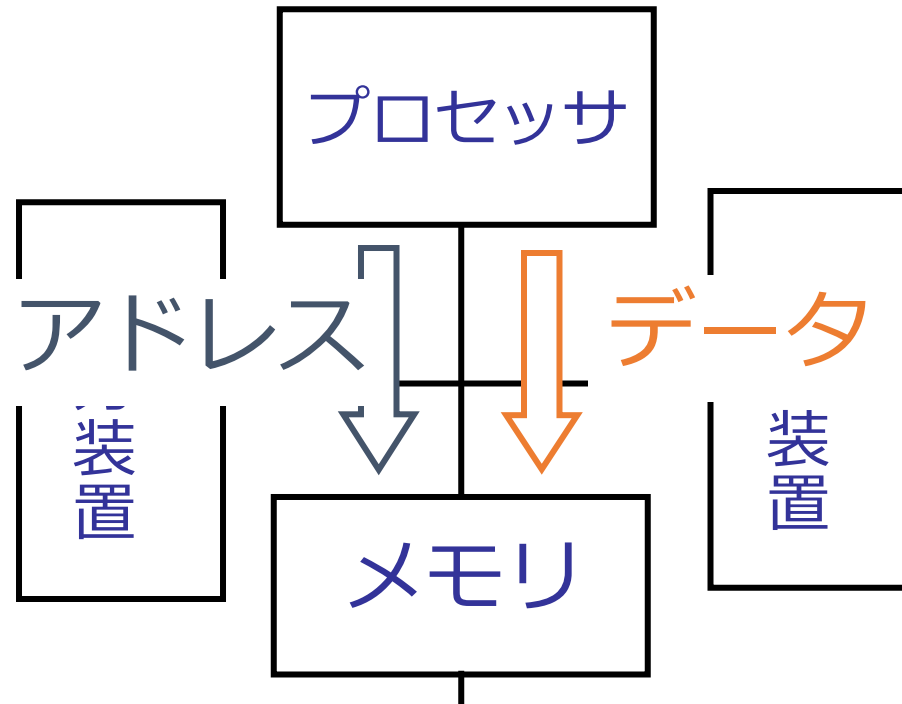
データの記憶を行うチップ
データの書き込み, データの読み出し機能がある







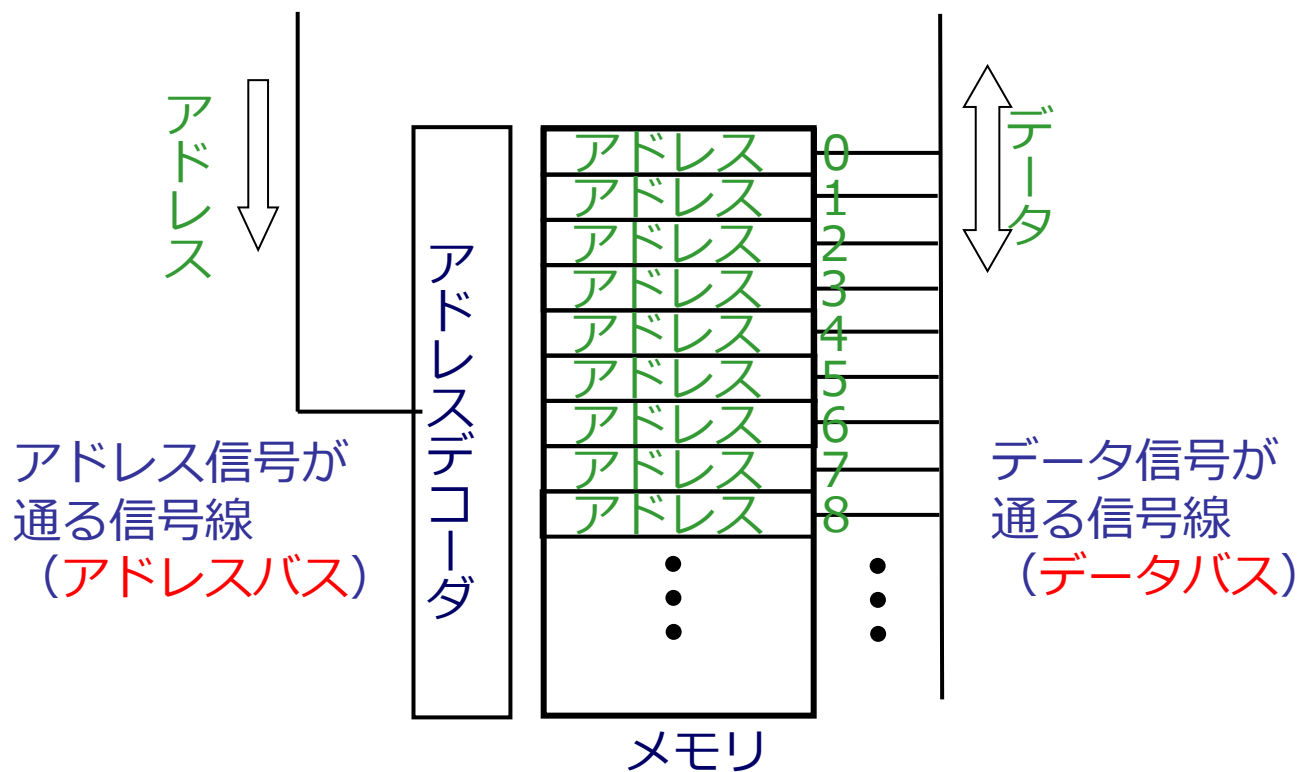
メモリからプロセッサへの読み出し



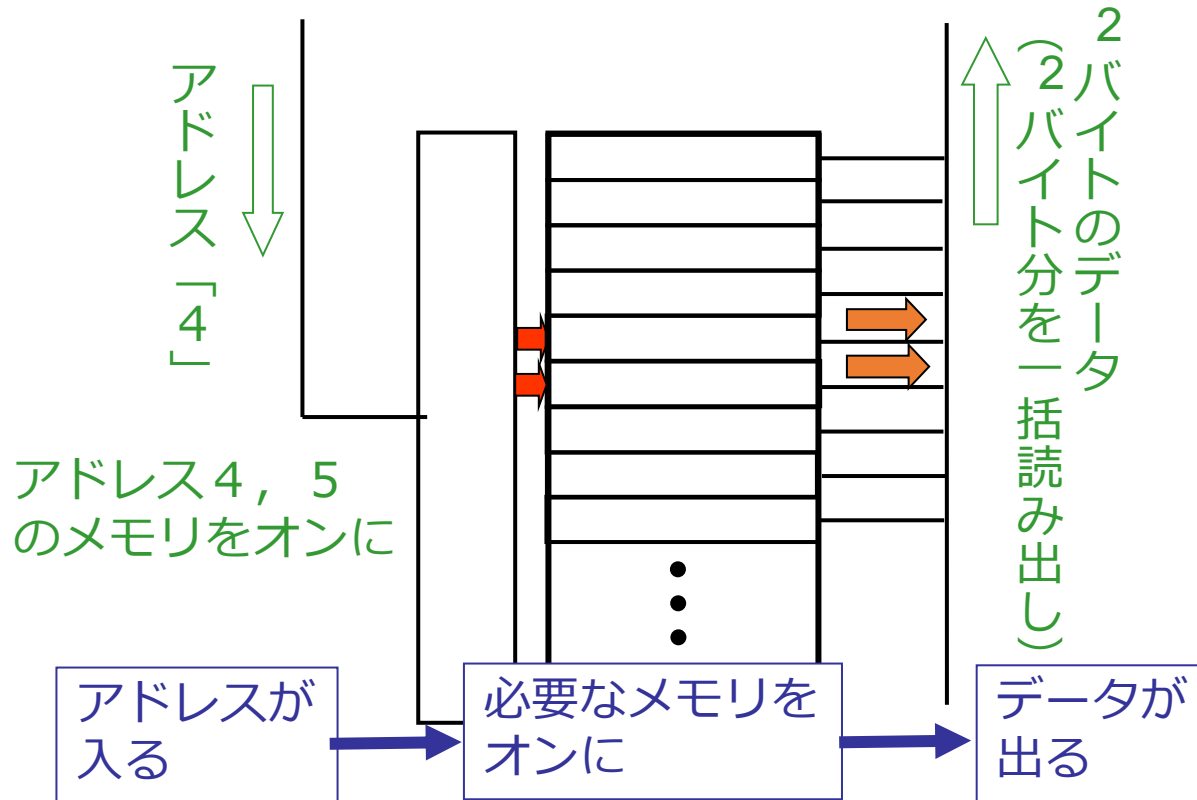
プロセッサからメモリへの書き込み

3-2 メモリの仕組み

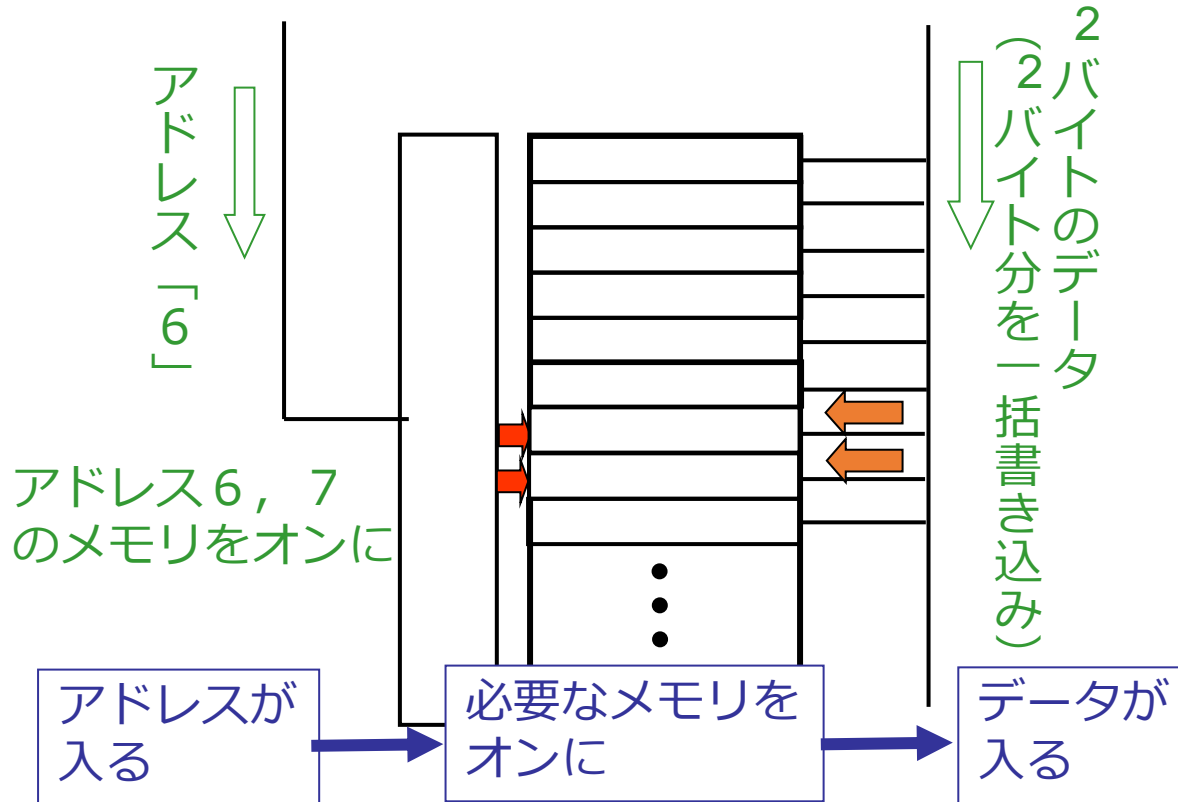
3-2 メモリの仕組み



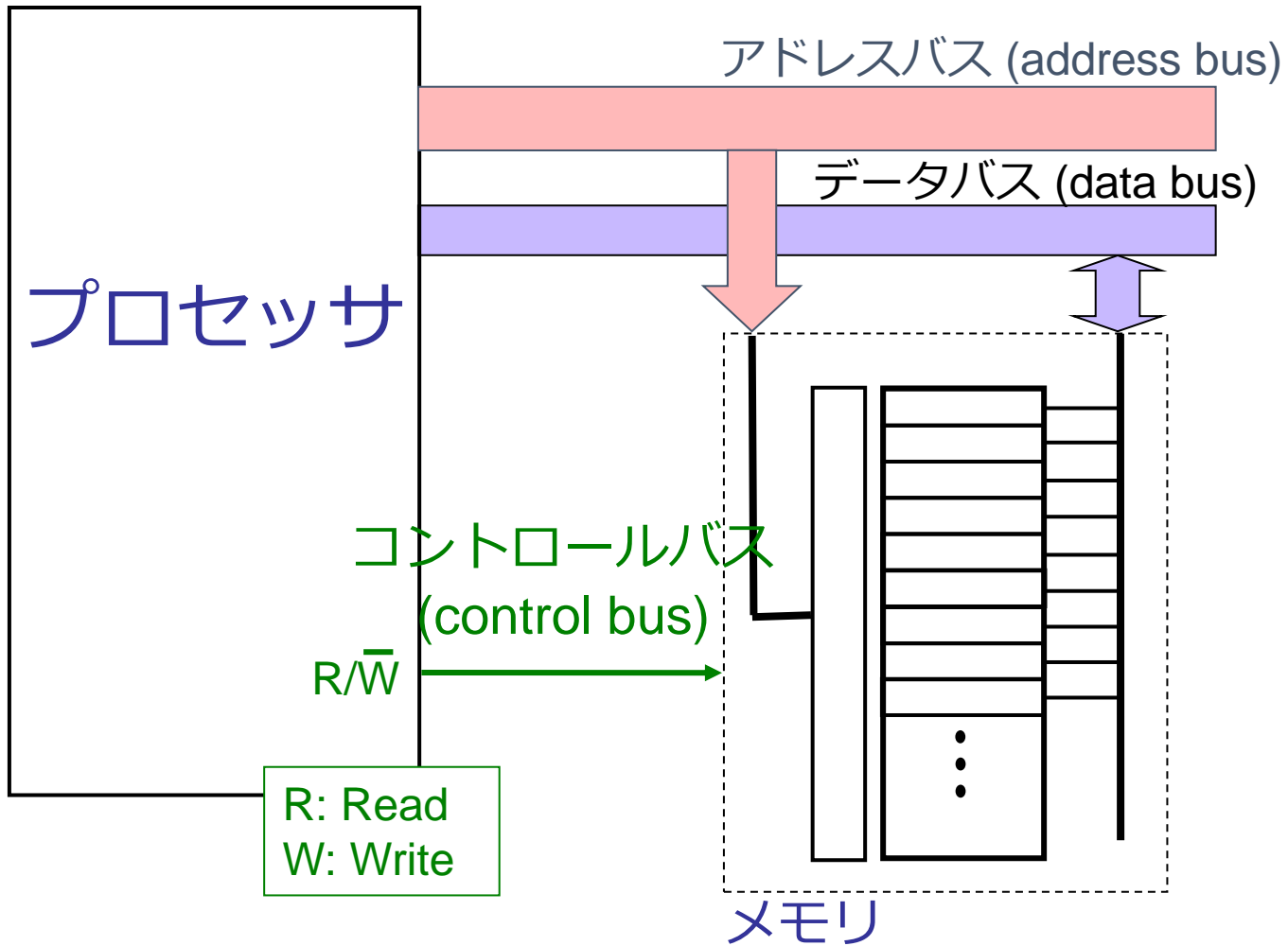
アドレス4, 5番地から, 2バイト分読み出す

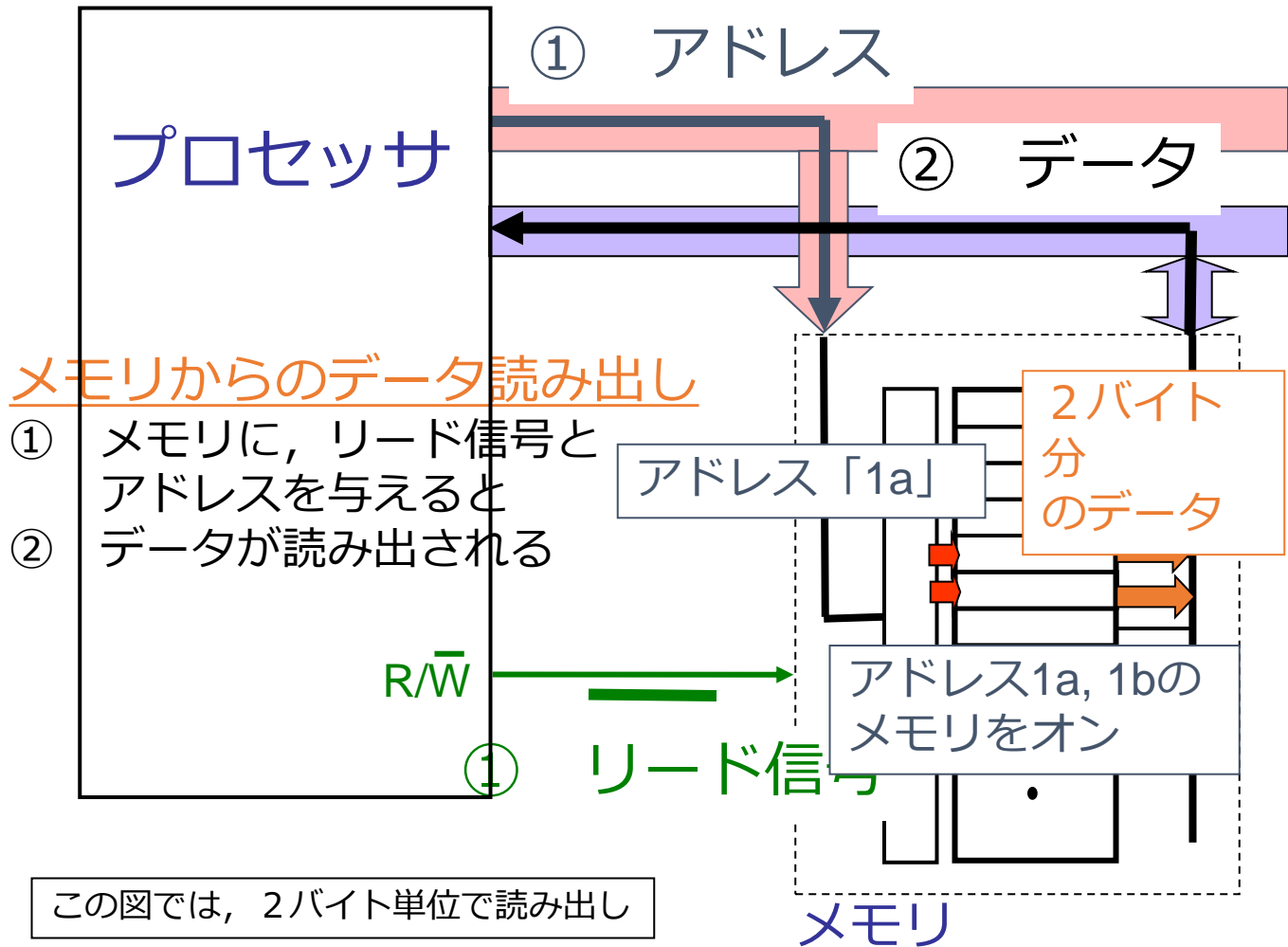


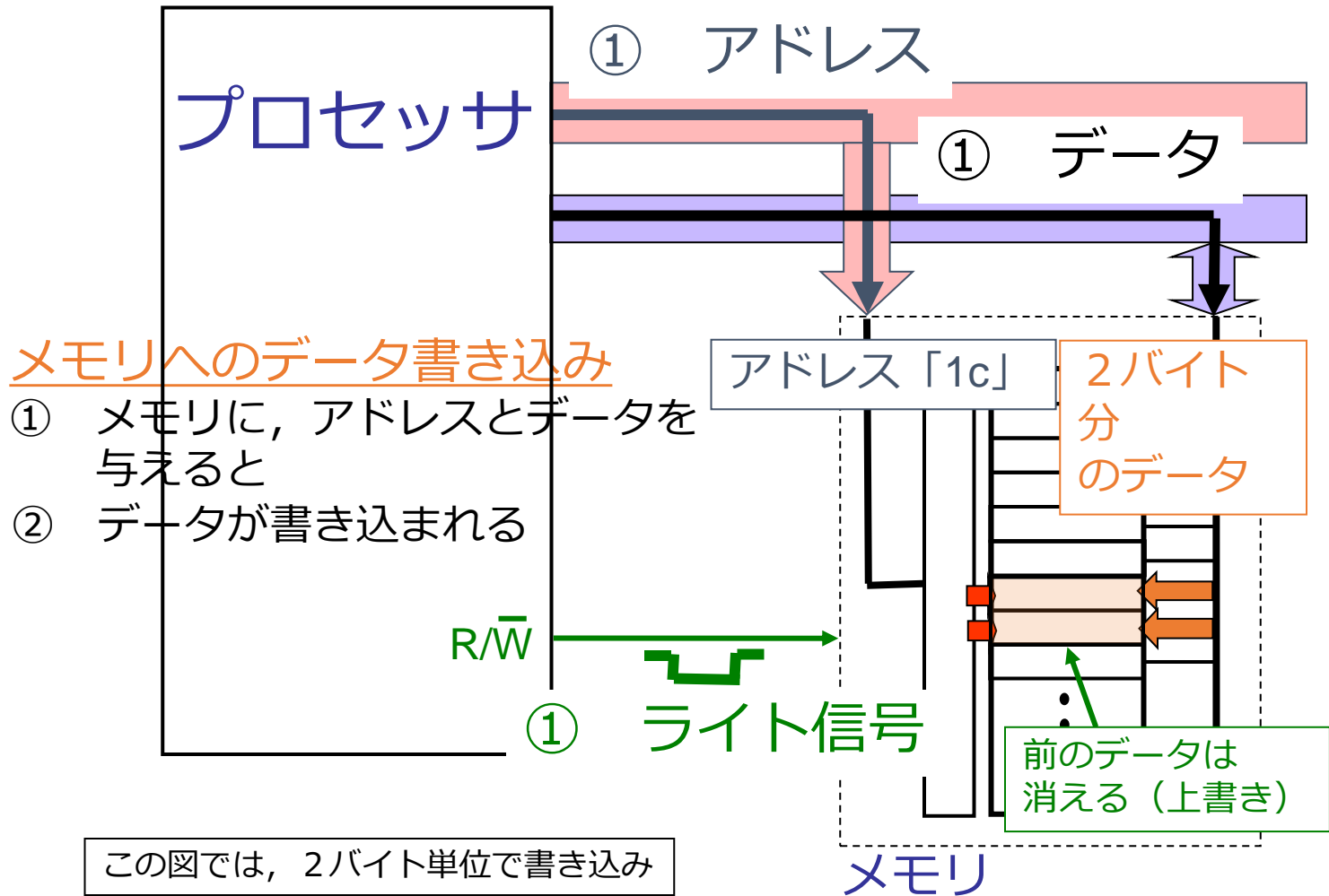
アドレス6, 7番地に, 2バイト分書き込む



3-3 アドレスバス, データバス







3-3 アドレスバスとデータバス



- **アドレスバス**は**アドレス信号**が通る信号線。
- **データバス**は**データ信号**が通る信号線。
- **アドレスバス**, **データバス**は, **プロセッサ**や**メモリ**などにつながっている。

確認クイズ



- アドレスバスは、「何」が通る信号線ですか？
- データバスは、「何」が通る信号線ですか？